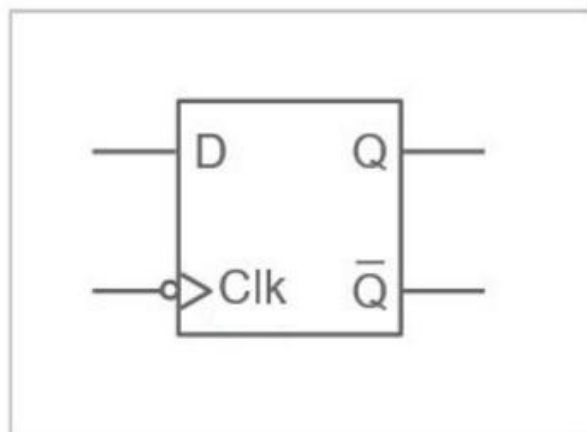
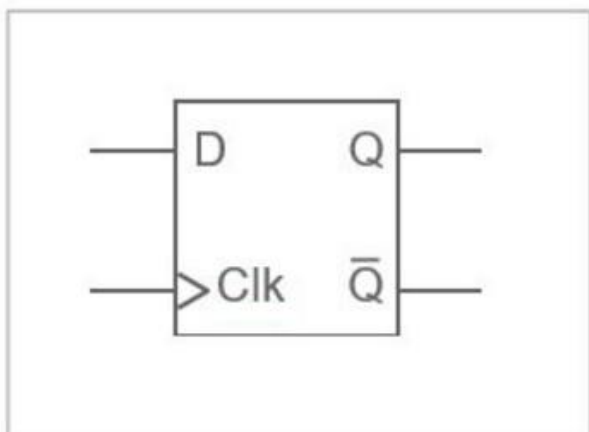


Руководство к лабораторному практикуму:

Введение в цифровую электронику

С использованием платы Digilent Digital Electronics для NI ELVIS III



Лабораторная работа 10:
Триггеры

© 2018 National Instruments

All rights reserved. Данный ресурс и любые его части не могут быть скопированы или в любой форме воспроизведены иным способом без письменного разрешения издателя.

National Instruments относится с уважением к чужой интеллектуальной собственности и призывает к этому же своих читателей. Данный ресурс защищен законами об охране авторских прав и прав на интеллектуальную собственность. Вы имеете право передавать программное обеспечение и прочие материалы, разработанные с помощью описанного в данном ресурсе программного обеспечения, третьим лицам в соответствии с условиями приобретенной вами лицензии и другими законодательными ограничениями.

LabVIEW и National Instruments являются торговыми марками National Instruments.

Названия других упомянутых торговых марок и изделий являются собственностью их правообладателей.

Дополнительные ограничения ответственности: Читатель принимает все риски от использования данного ресурса и всей информации, теорий и программ, содержащихся или описанных в нем. Данный ресурс может содержать технические неточности, типографические ошибки, прочие ошибки и упущения, и устаревшую информацию. Ни автор, ни издатель не несут ответственности за любые ошибки или неточности, за обновление любой информации и за любые нарушения патентного права и прочих прав на интеллектуальную собственность.

Ни автор, ни издатель не дают никаких гарантий, включая, но не ограничиваясь, любую гарантию на достаточность ресурса и любой информации, теорий или программ, содержащихся или описанных в нем, и любую гарантию, что использование любой информации, теорий или программ, содержащихся или описанных в ресурсе, не нарушит любое патентное право или иное право на интеллектуальную собственность. РЕСУРС ПОСТАВЛЯЕТСЯ "КАК ЕСТЬ". ИЗДАТЕЛЬ ЗАЯВЛЯЕТ ОБ ОТКАЗЕ ОТ ЛЮБЫХ ГАРАНТИЙ, ЯВНО ВЫРАЖЕННЫЕ ИЛИ ПОДРАЗУМЕВАЕМЫХ, ВКЛЮЧАЯ, НО НЕ ОГРАНИЧИВАЯСЬ, ЛЮБЫЕ ПОДРАЗУМЕВАЕМЫЕ ГАРАНТИИ ТОВАРНОГО СОСТОЯНИЯ, ПРИГОДНОСТИ ДЛЯ КОНКРЕТНОЙ ЦЕЛИ И НЕНАРУШЕНИЯ ПРАВ ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ.

Издатель или автор не предоставляют прав или лицензий под любым патентным правом или иным правом на интеллектуальную собственность прямо, косвенно или лишением права на возражение.

НИ ПРИ КАКИХ ОБСТОЯТЕЛЬСТВАХ ИЗДАТЕЛЬ ИЛИ АВТОР НЕ НЕСУТ ОТВЕТСТВЕННОСТИ ЗА ПРЯМЫЕ, КОСВЕННЫЕ, ОСОБЫЕ, СЛУЧАЙНЫЕ, ЭКОНОМИЧЕСКИЕ ИЛИ ВТОРИЧНЫЕ УБЫТКИ, ПОНЕСЕННЫЕ ИЗ-ЗА ИСПОЛЬЗОВАНИЕ ЭТОГО РЕСУРСА ИЛИ ЛЮБОЙ ИНФОРМАЦИИ, ТЕОРИЙ ИЛИ ПРОГРАММ, СОДЕРЖАЩИХСЯ ИЛИ ОПИСАННЫХ В НЕМ, ДАЖЕ БУДУЧИ ПРЕДУПРЕЖДЕННЫ О ВОЗМОЖНОСТИ ПОДОБНЫХ УБЫТКОВ, И ДАЖЕ ЕСЛИ УБЫТКИ ВЫЗВАНЫ НЕБРЕЖНОСТЬЮ ИЗДАТЕЛЯ, АВТОРА ИЛИ ИНЫХ ЛИЦ, Применимое законодательство может не разрешить исключение или ограничение случайных или косвенных убытков, поэтому приведенные выше ограничения или исключения могут вас не касаться.

Лабораторная работа 10: Триггеры

В предыдущей лабораторной работе вы познакомились с концепцией последовательностных логических схем на примере триггеров-защелок. В частности вы исследовали D- и RS-триггеры. В этой лабораторной работе вы продолжите изучать другие типы триггеров, которые отличаются от защелок тем, что переключаются по фронту, а не по уровню. Триггеры строятся на основе защелок. И триггеры, и защелки являются базовыми компонентами последовательностных логических схем.

Цель работы

В этой лабораторной работе студенты должны:

1. Ознакомиться с функционированием D-, JK- и T-триггеров.
2. Более подробно исследовать различные варианты триггеров (например, в схеме главный-подчиненный)
3. Понять универсальность D-триггеров и их применение в других схемах.

Необходимые инструментальные средства и технологии

Программное обеспечение: NI Multisim
14.0.1 Education Version или выше

- ✓ Установка Multisim:
http://www.ni.com/gate/gb/GB_ACA_DEMICEVALMULTISIM/US
 - ✓ Справка Multisim Help:
<http://www.ni.com/multisim/technical-resources/>
-

Ожидаемые результаты

В этой лабораторной работе вы должны собрать для отчета:

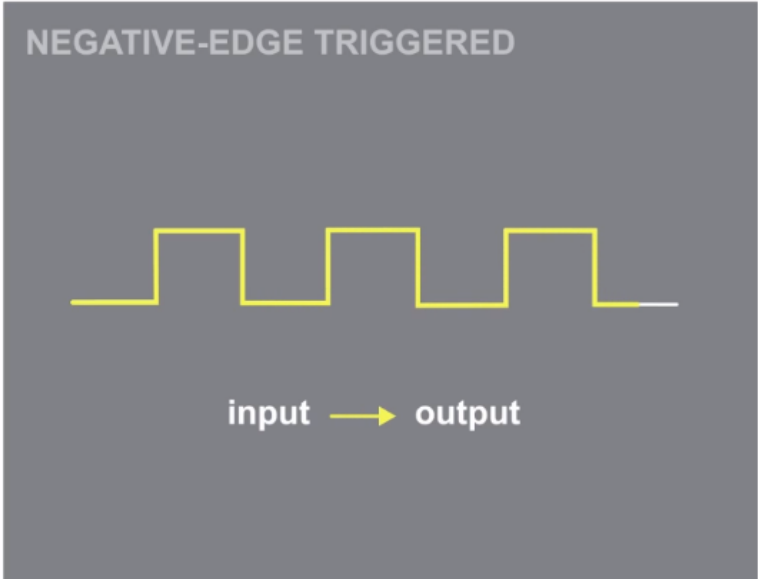
- Результаты анализа триггеров
- Ответы на вопросы из раздела *Заключение*

Преподавателю, скорее всего, необходимо предъявить полный отчет о работе. Узнайте у вашего преподавателя, есть ли конкретные требования к отчету или шаблон для его оформления.

1.1 Сведения из теории

What are Flip-Flops?

NEGATIVE-EDGE TRIGGERED



input → output

- 1-bit storage device
- Data is stored on the rising or trailing edge
- Positive-edge triggered:
 - Shift data on leading edge
- Negative-edge triggered:
 - Shift data on the trailing edge

Рисунок 1-1 Скриншот видео. Просмотр видео здесь: <https://youtu.be/zLZUjC5Zr-w>



Краткое содержание видео

- Триггеры – это 1-разрядные устройства памяти, сохраняющие данные по нарастающему или спадающему фронту сигнала синхронизации.
- Если сигнал передается со входа на выход по нарастающему фронту, говорят, что это схема с синхронизацией по положительному фронту
- Если сигнал передается со входа на выход по спадающему фронту, говорят, что это схема с синхронизацией по отрицательному фронту

Триггеры

- Триггеры -- основные компоненты последовательностных схем.
- Триггеры – это 1-разрядные устройства памяти, которые, в отличие от триггеров-защелок, которые чувствительны к уровню, переключаются по фронту.
- Данные сохраняются в триггере по одному из фронтов сигнала синхронизации, то есть при переключении сигнала синхронизации из 0 в 1 или из 1 в 0.

Временная диаграмма импульсов синхронизации показана ниже:

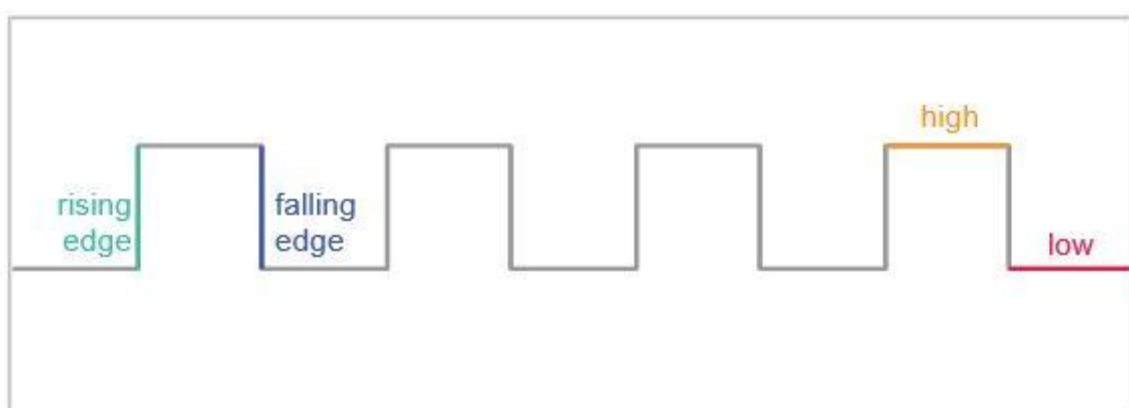


Рисунок 1-2 Временная диаграмма импульсов синхронизации
Rising Edge – нарастающий фронт, Falling Edge – спадающий фронт,
High – высокий уровень сигнала, Low – низкий уровень сигнала

Применение обратной связи с триггерами-защелками

- В триггерах-защелках изменение состояний начинается в момент, когда сигнал синхронизации переключается в 1, и может продолжаться все время, пока этот сигнал равен 1.
- Поэтому выходной сигнал триггера-защелки нельзя подавать в комбинационных схемах на входы других триггеров-защелок, переключаемых по тому же сигналу синхронизации.
- Это серьезный недостаток при использовании триггеров-защелок в качестве элементов памяти.
- Триггеры решают эту проблему, поскольку переключаются только по фронтам сигнала.

Применение обратной связи с триггерами-защелками иллюстрирует следующий рисунок.

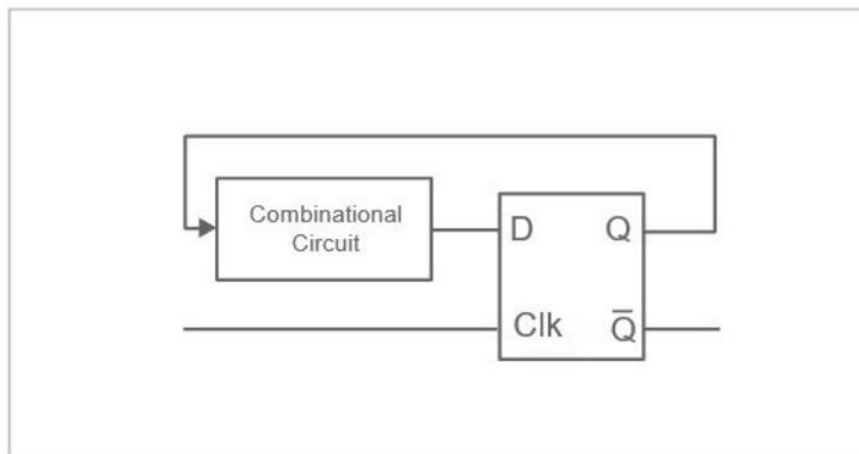


Рисунок 1-3 Защелка с обратной связью

D-триггеры

D-триггеры (DFF) часто используются, поскольку идеально подходят для построения последовательностных схем.

- Если D-триггер передает входной сигнал на выход по нарастающему фронту сигнала синхронизации, говорят, что это D-триггер с *синхронизацией по положительному фронту*.
- Если D-триггер передает входной сигнал на выход по спадающему фронту сигнала синхронизации, говорят, что это D-триггер с *синхронизацией по отрицательному фронту*.
- Для условного графического обозначения режима работы используется кружок на входе синхронизации. Ниже показаны условные графические обозначения D-триггера с синхронизацией по положительному (слева) и по отрицательному (справа) фронту.
- Для обеих схем небольшой треугольник на входе синхронизации означает, что триггер переключается только по одному из фронтов сигнала синхронизации.
- Инверсный выход Q' на схеме не показывается, если в нем нет необходимости.

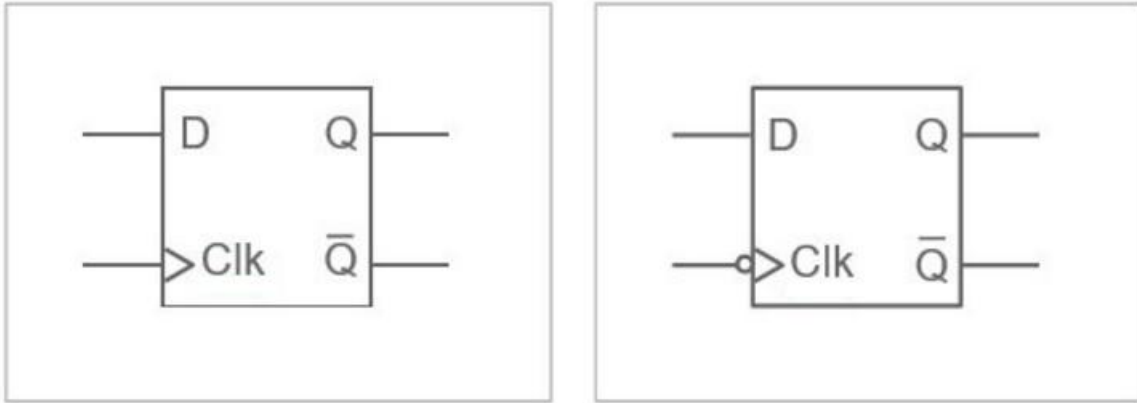


Рисунок 1-4 D-триггер с синхронизацией по положительному (слева) и по отрицательному (справа) фронту

Работа D-триггера с синхронизацией по положительному фронту очень проста:

- Выход **Q** принимает текущее значение входа **D**, когда сигнал синхронизации переключается с **0** на **1**.
- Уровень на входе **D** сохраняется в триггере по нарастающему фронту сигнала **Clk**.

Следующий рисунок иллюстрирует функционирование D-триггера с синхронизацией по положительному фронту:

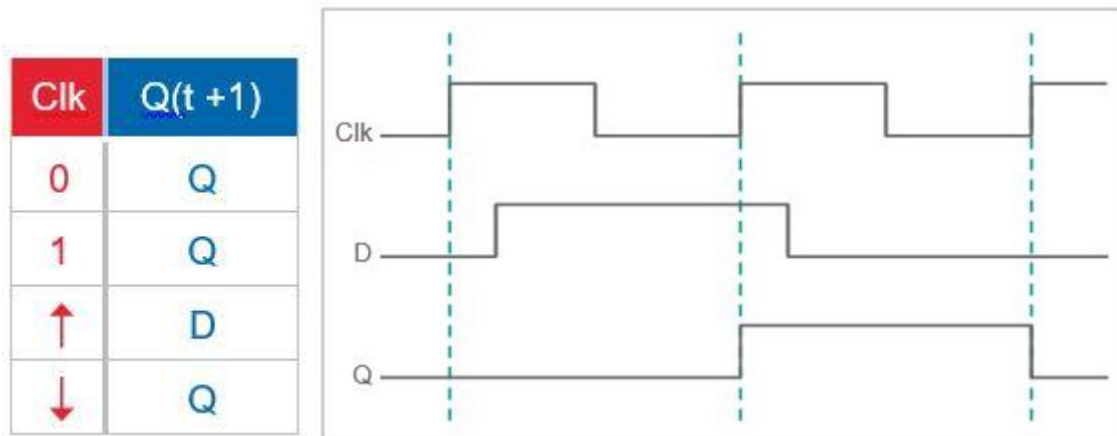


Рисунок 1-5 Характеристическая таблица (слева) и временные диаграммы (справа) D-триггера с синхронизацией по положительному фронту

Такой триггер можно создать следующими способами:

- Из двух D-триггеров-защелок, расположенных в конфигурации главный-подчиненный, один из которых "прозрачен" в один полупериод сигнала синхронизации, а второй – во второй полупериод.

Примечание: схему с такой же функциональностью, но с меньшим количеством логических элементов, можно построить на основе трех RS-триггеров.

- Используя один D-триггер-защелку и короткие импульсы сигнала синхронизации, при этом триггер-защелка становится "прозрачным" только в течение коротких моментов времени. Такие схемы называются импульсными защелками или импульсными триггерами (pulse-based flip-flops).

Основные временные характеристики триггера:

- Задержка распространения сигнала от **Clk** до **D** (время, необходимое для передачи входного значения на выход при изменении тактового сигнала с **0** на **1**)
- Время установки
- Время удержания
- Максимальная частота импульсов синхронизации, при которой триггер переключается корректно

JK-триггер

JK-триггеры (JKFF) не так широко распространены, как D-триггеры, но более универсальны.

- JK-триггер называется *универсальной* бистабильной схемой, поскольку он может вести себя как триггер любого другого типа.
- У JK-триггера два входа данных (**J** и **K**), вход синхронизации и два выхода (**Q** и \bar{Q})
- Вход **J** действует, как вход установки (**SET**), а **K** – как вход сброса (**RESET**).
- Выходной уровень изменяется только по одному из фронтов сигнала синхронизации.
- Когда на обоих входах **J** и **K** логическая **1**, состояние триггера изменяется при каждом переключении сигнала синхронизации из **0** в **1** или из **1** в **0**.
- Эта схема ведет себя как тактируемый RS-триггер с детектором фронтов, но *запрещенное* состояние (когда **S** и **R** одновременно равны **1**) заменяется на состояние *переключения*.

Золотые правила JK-триггера:

1. Если сигналы на входах **J** и **K** различны, то выходной уровень **Q** всегда повторяет вход **J**.
2. Если сигналы на входах **J** и **K** равны **0**, ничего не происходит.
3. Если сигналы на входах **1**, выходной уровень **Q** инвертируется.

На рисунках ниже показано, как можно создать JK-триггер на основе D-триггера и логических элементов. Ниже приведено также условное графическое обозначение JK-триггера и его характеристическая таблица.

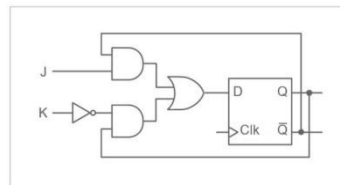


Рисунок 1-6 JK-триггер на основе D-триггера и логических элементов

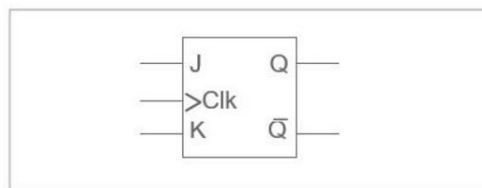


Рисунок 1-7 Условное графическое обозначение JK-триггера

J	K	Q(t+1)	
0	0	Q(t)	no change
0	1	0	reset
1	0	1	set
1	1	Q(t)	toggle

Рисунок 1-8 Характеристическая таблица JK-триггера

T-триггер

Выходной уровень *T-триггера* переключается между **1** и **0** по каждому импульсу синхронизации (**T** от слова toggle – переключение).

- Режим переключения триггера иногда бывает полезен в синхронных схемах.
- T-триггер можно реализовать на основе D-триггера.

На рисунках ниже показана комбинационная логическая схема для T-триггера на основе D-триггера, а также условное графическое обозначение и характеристическая таблица T-триггера.

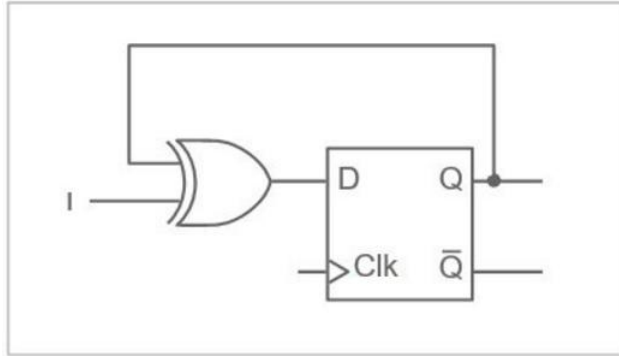


Рисунок 1-9 Комбинационная логическая схема для T-триггера на основе D-триггера

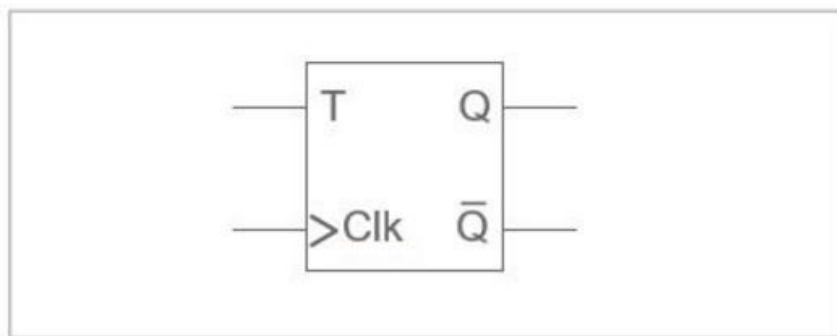


Рисунок 1-10 Условное графическое обозначение T-триггера

T	Q(t +1)	
0	Q(t)	no change
1	Q(t)	toggle

Рисунок 1-11 Характеристическая таблица T-триггера

T-триггер также можно реализовать на основе JK-триггера, соединив входы **J** и **K**, как показано ниже.

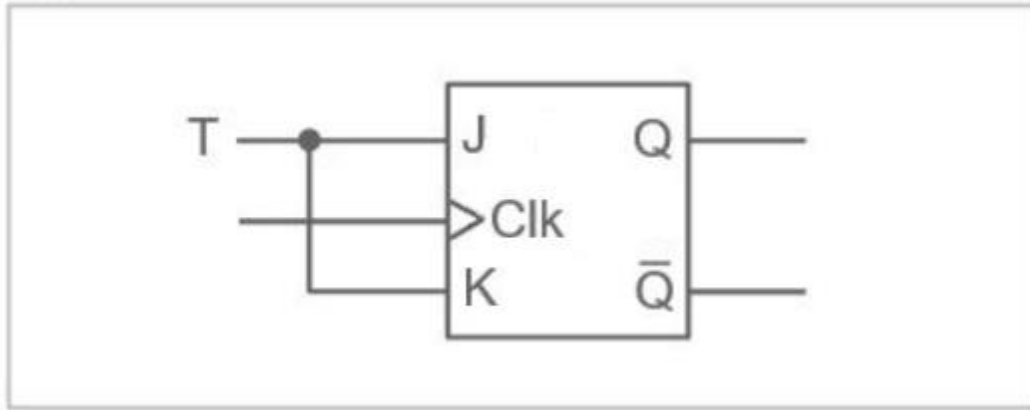


Рисунок 1-12 T-триггер на основе JK-триггера

1-1 Триггеры срабатывают по фронту. Что это обеспечивает по сравнению с защелками, которые реагируют на уровень?

1-2 По вашему мнению, какой из триггеров практичнее – D-триггер или JK-триггер? Почему?

1.2 Моделирование D-триггера в конфигурации главный-подчиненный

Порядок выполнения:

- Запустите Multisim
- Соберите следующую схему:

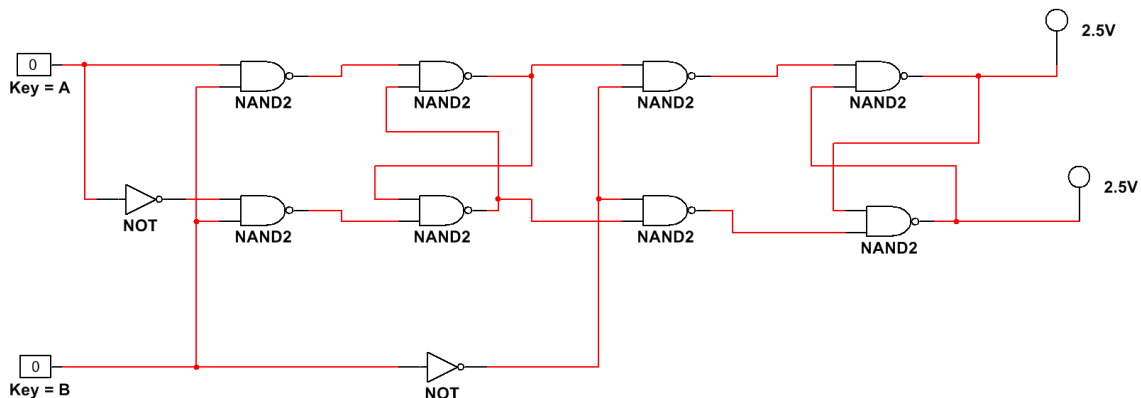


Рисунок 1-13 Принципиальная схема

- **Запустите** моделирование
- Установите верхний вход в **1**.

1-3 Изменилось ли состояние пробника?

- A. Да
- B. Нет

- Установите нижний вход в **1**.

1-4 Изменилось ли состояние пробника?

- A. Да
- B. Нет

- Установите нижний вход в **0**.

1-5 Изменилось ли состояние пробника?

- A. Да
- B. Нет

1-6 Влияет ли на состояние пробника изменение состояния верхнего входа?

- A. Да
- B. Нет

1-7 При изменении состояния нижнего входа состояние пробника соответствует состоянию верхнего входа:

- A. Всегда
- B. Иногда
- C. Никогда

1-8 Это схема переключается по положительному или по отрицательному фронту?

- A. По положительному фронту
- B. По отрицательному фронту

- Когда закончите эксперимент, **остановите** моделирование.

1.3 Моделирование JK-триггера на основе D-триггера и логических элементов

- Запустите Multisim
- Соберите следующую схему:

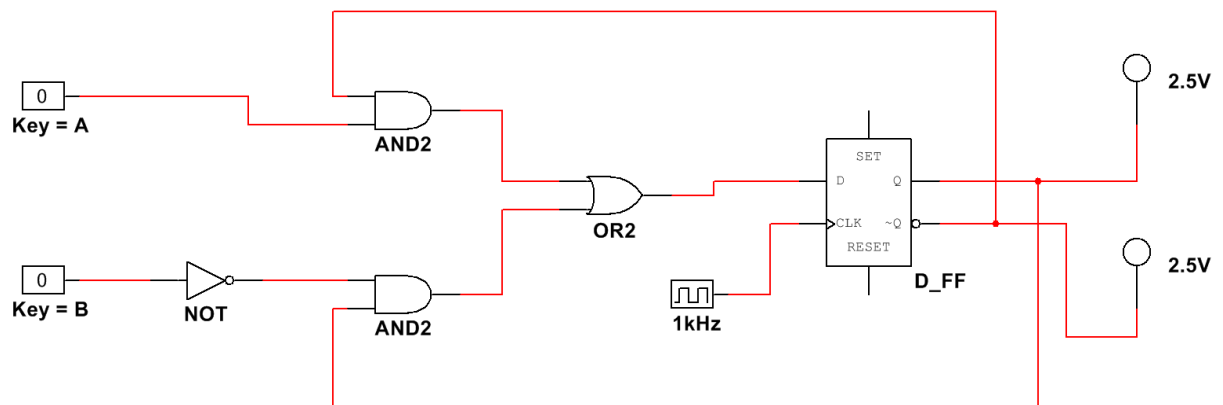


Рисунок 1-14 Принципиальная схема

- **Запустите** моделирование
- Изменяйте состояния двух входов и наблюдайте за изменением состояния триггера

1-9 Сравните полученные результаты со следующей характеристической таблицей:

J	K	Q(t +1)
0	0	Q(t)
0	1	0
1	0	1
1	1	Q(t)

Рисунок 1-15 Характеристическая таблица JK-триггера

- Когда закончите эксперимент, **остановите** моделирование.

1-10 Судя по поведению схемы, какой интерактивный вход соответствует входу **J**, а какой – входу **K**?

1.4 Моделирование Т-триггера

- Запустите Multisim
- Соберите следующую схему:

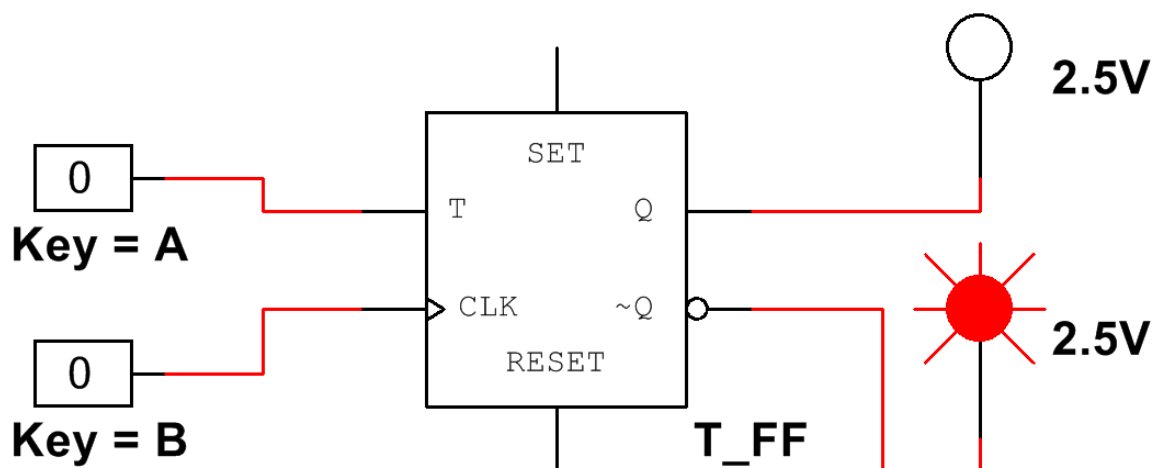


Рисунок1-16 Принципиальная схема

- Запустите моделирование
- Изменяйте значение входной переменной и наблюдайте за состоянием пробников

1-11 Что происходит, когда на входе высокий логический уровень?

1-12 Что происходит, когда на входе низкий логический уровень?

1-13 Чем T-триггер отличается от остальных триггеров?

- Когда закончите эксперимент, **остановите** моделирование.

1.5 Заключение

1-14 Почему полезно иметь возможность моделировать схемы как на уровне логических элементов, так и используя соответствующие однокристалльные аналоги, хотя они ведут себя одинаково?

1-15 В первой части этого эксперимента триггер переключался по положительному фронту. Учитывая это, объясните, как включались пробники в этой части работы.

1-16 Когда полезно использовать T-триггер?

1-17 Триггеры – это устройства памяти, которые:

- A. Чувствительны к уровню
- B. Переключаются по фронту
- C. Работают только, когда сигнал синхронизации равен 1
- D. Работают только, когда сигнал синхронизации равен 0

1-18 В условных обозначениях некоторых D-триггеров вход синхронизации отображается с кружком. Это обозначает:

- A. Активный отрицательный фронт
- B. Ток протекает через триггер в одном направлении
- C. Триггер срабатывает только по одному из фронтов тактового сигнала
- D. Выход Q повторяет вход D

1-19 JK-триггеры считаются универсальными, потому что:

- A. У них два входа, 'set' и 'reset'
- B. Они могут работать как любой другой триггер
- C. Их выход изменяется только по одному из фронтов сигнала синхронизации
- D. Все вышеперечисленное

1-20 Если на обоих входах JK-триггера 1, то:

- A. Уровень сигнала на выходе Q всегда совпадает с уровнем на входе set
- B. Уровень сигнала на выходе Q всегда совпадает с уровнем на входе reset
- C. Уровень сигнала на выходе Q изменяется на противоположный
- D. Ничего не происходит

1-21 T-триггер можно собрать из:

- A. JK-триггера и элемента OR
- B. D-триггера и элемента XOR
- C. JK-триггера и элемента XOR
- D. D-триггера и элемента OR